

GAIN ADJUSTABLE ACTIVE PIXEL SENSOR

Publication number: JP11214738 (A)

Publication date: 1999-08-06

Inventor(s): LIN JANE M J; CHOU ERIC Y; CHAM KIT M

Applicant(s): HEWLETT PACKARD CO

Classification:

- international: H01L31/10; G01J1/46; H01L27/146; H04N3/15; H04N5/335;
H01L31/10; G01J1/46; H01L27/146; H04N3/15; H04N5/335;
(IPC1-7): H01L31/10

- European: G01J1/46; H01L27/14B; H01L27/146A4; H04N3/15C4;
H04N3/15E

Application number: JP19980311750 19981102

Priority number(s): US19970962628 19971103

Also published as:

GB2330905 (A)

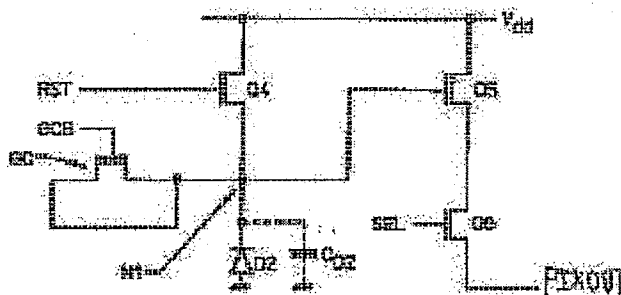
US6246436 (B1)

DE19836356 (A1)

DE19836356 (C2)

Abstract of JP 11214738 (A)

PROBLEM TO BE SOLVED: To provide an active pixel sensor, which enables the fluctuations of the intensity of detectable light, exerted on the sensor, extending over a range which is wider than the range possible at present. **SOLUTION:** When the intensity of the quantity of light received is so strong as to saturate the response of an active pixel sensor, a gate capacitor GC is connected with a photodiode D2 in parallel to the diode D2 in the active pixel sensor. As a result, the saturated state of the output voltage of the sensor can be avoided. Since the capacitor GC is not parallel-connected with the diode D2 in the intensity of the quantity of light received of a low level, the sensor can maintain a high-level sensitivity.



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平11-214738

(43)公開日 平成11年(1999)8月6日

(51) Int.Cl.⁶
H 0 1 L 31/10

識別記号

FI
H01L 31/10

G

審査請求 未請求 請求項の数1 OL (全 8 頁)

(21)出願番号 特願平10-311750

(22)出願日 平成10年(1998)11月2日

(31)優先權主張番号 962, 628

(32)優先日 1997年11月3日

(33)優先權主張国 米国 (US)

(71)出願人 398038580

ヒューレット・パッカード・カンパニー
HEWLETT-PACKARD CO.
PANY

アメリカ合衆国カリフォルニア州パロアルト
ト ハノーバー・ストリート 3000

(72)発明者 ジェーン・エム・ジェイ・リン

アメリカ合衆国カリフォルニア州サンノゼ
グレンムール・ウェイ1367

(74)代理人 弁理士 上野 英夫

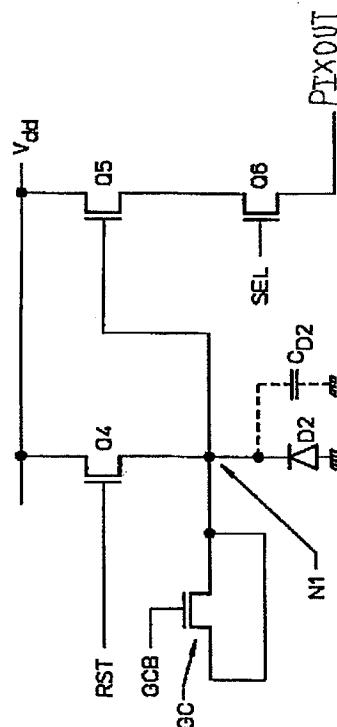
[最終頁に続く](#)

(54) 【発明の名称】 利得調整可能なアクティブ・ピクセル・センサ

(57) 【要約】

【課題】電子カメラの光量検出部分に使用されるアクティブ・ピクセル・センサにおいて、従来のアクティブ・ピクセル・センサでは受光量が増大するに従って、出力信号電圧が飽和していく。この飽和領域のため、およびその近傍での受光量と出力電圧との非線型性のために、アクティブ・ピクセル・センサのダイナミック・レンジが制限される。

【解決手段】受光量の強度が、アクティブ・ピクセル・センサの応答を飽和させる程十分に強い場合には、ゲート・コンデンサが、アクティブ・ピクセル・センサ内においてフォトダイオードと並列に接続される。これにより出力電圧の飽和状態を回避できる。低レベルの受光量の強度においては、ゲート・コンデンサは並列接続されないで、高レベルの感度を維持することが出来る。



FP04-0320
09. 2.17 (JP)
ALLOWED

【特許請求の範囲】

【請求項 1】以下 (a) から (c) を含むことを特徴とする、アクティブ・ピクセル・センサ、(a) フォトダイオード (D 2) であって、前記フォトダイオード (D 2) は、受ける光の強度の関数として電荷を伝導し、フォトダイオード電圧を発生する前記フォトダイオード

(D 2) によって伝導した電荷を集めるダイオード容量を備え、(b) フォトダイオード電圧が所定の電圧電位未満まで低下すると、フォトダイオード (D 2) に並列に接続されるスイッチ式コンデンサであって、前記スイッチ式コンデンサの容量は、前記スイッチ式コンデンサが接続されると、前記ダイオード・キャパシタンスに加えられ、(c) 前記フォトダイオード電圧のサンプリング手段。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、一般に、アクティブ・ピクセル・センサに関するものである。とりわけ、本発明は、アクティブ・ピクセル・センサの感度が、アクティブ・ピクセル・センサが受ける光の強度に従って調整される、アクティブ・ピクセル・センサに関するものである。

【0002】

【従来の技術】電子カメラは、一般に、光イメージを 1 組の電子信号に変換する。電子信号は、カメラが受ける光の色の強度を表すことが可能である。電子カメラには、一般に、カメラが受ける光の強度を検出するイメージ・センサまたは感光センサのアレイが含まれている。イメージ・センサは、一般に、センサが受ける光の強度に比例した振幅を備える電子信号を発生する。電子信号に調整を加え、サンプリングを施すことによって、イメージ処理を行えるようにすることが可能である。

【0003】イメージ・センサと信号処理回路要素の一体化は、イメージング・システムの小型化及び単純化を可能にするので、いっそう重要になりつつある。イメージ・センサとアナログ及びデジタル信号処理回路要素の一体化によって、電子カメラ・システムを低コストにし、コンパクトにし、必要な電力を少なくすることが可能になる。

【0004】歴史的に、イメージ・センサは、主として電荷結合素子 (CCD) であった。CCD は、比較的小さく、高充填率を得ることが可能である。しかし、CCD は、デジタル及びアナログ回路要素と一体化するのが極めて困難である。さらに、CCD は、大量の電力を消費し、イメージのスミア問題に悩まされる。

【0005】CCD センサに対する代替案が、アクティブ・ピクセル・センサである。アクティブ・ピクセル・センサは、標準的な CMOS プロセスを利用して製作することが可能である。従って、アクティブ・ピクセル・センサは、デジタル及びアナログ信号処理回路要素と容

易に一体化することが可能である。さらに、CMOS 回路が消費する電力は少量である。

【0006】図 1 には、先行技術によるアクティブ・ピクセル・センサの略回路図が示されている。アクティブ・ピクセル・センサは、一般に、アクティブ・ピクセル・センサのアレイ内に含まれている。アクティブ・ピクセル・センサには、フォトダイオード D 1、リセット・トランジスタ Q 1、バイアス・トランジスタ Q 2、及び、選択トランジスタ Q 3 が含まれている。フォトダイオード D 1 は、露光すると、電荷を集める。フォトダイオード D 1 は、信号ノード N 2 に容量負荷を加える固有の容量 C d を備えている。フォトダイオード D 1 によって集められた電荷は、フォトダイオード D 1 のコンデンサ C d によって集積され、フォトダイオード D 1 が受けた光の強度に比例したフォトダイオード電圧を生じる。フォトダイオード電圧は、フォトダイオード D 1 の陰極に生じる。

【0007】リセット・トランジスタは、フォトダイオードのコンデンサ C d に放電させることによって、フォトダイオード D 1 のリセットを可能にする。パルスで R S T (リセット) ラインを高電位にして、R S T ラインによるフォトダイオード・コンデンサ C d からの放電を生じさせることによって、フォトダイオードの陰極が所定のリセット電圧になる。図 1 に示すアクティブ・ピクセル・センサに関する所定のリセット電圧は、R S T ラインの電圧電位からリセット・トランジスタ Q 1 のしきい値電圧を引いた値である。

【0008】S E L E C T ラインにパルスを加え、選択トランジスタ Q 3 を導通させることによって、選択トランジスタ Q 3 は、コントローラが、特定のアクティブ・ピクセル・センサの P I X O U T 出力におけるフォトダイオード電圧の選択的サンプリングを行えるようにする。

【0009】図 2 は、図 1 に示すアクティブ・ピクセル・センサのフォトダイオード D 1 の信号電圧に関するプロットである。信号電圧は、基準電圧から P I X O U T 出力の電圧電位を引いた値と定義される。基準電圧は、信号ノード N 2 が所定のリセット電圧にリセットされる時の、P I X O U T の電圧電位と定義される。フォトダイオード D 1 が受ける光の強度が強くなるほど、信号電圧は高くなる。プロットによって示されるように、フォトダイオードによって伝導する電荷が増すにつれて、信号電圧の飽和が始まる。飽和電圧 V s は、フォトダイオード D 1 が受ける光の強度の増大が信号電圧に影響しない信号電圧である。フォトダイオード D 1 の飽和は、フォトダイオード D 1 のダイナミック・レンジを制限する。有効に検出可能な、アクティブ・ピクセル・センサが受ける光の強度範囲は、アクティブ・ピクセル・センサが飽和するという事実によって制限される。アクティブ・ピクセル・センサのフォトダイオード D 1 の信号が

飽和すると、アクティブ・ピクセル・センサが受ける光の強度変化を検出することが不可能になる。さらに、フォトダイオードD1が受ける光の強度が、アクティブ・ピクセル・センサを飽和させるのに必要な光の強度をほんのわずかに下回る場合、フォトダイオードD1の応答は、極めて非線形性となる。アクティブ・ピクセル・センサの動作は、フォトダイオードD1の応答が線形である光の強度範囲に制限される。

【0010】

【発明が解決しようとする課題】本発明の目的は、現在可能であるよりも広い範囲にわたって、アクティブ・ピクセル・センサが受ける検出可能な光の強度の変動を可能にする、アクティブ・ピクセル・センサを提供することにある。本発明のもう1つの目的は、現在可能であるよりも広い光の強度範囲にわたって、アクティブ・ピクセル・センサが受ける光の強度を表すアナログ電圧を発生する、アクティブ・ピクセル・センサを提供することにある。本発明のさらにもう1つの目的は、現存するCMOS製作プロセスを用いて製造可能なアクティブ・ピクセル・センサを提供することにある。

【0011】

【課題を解決するための手段】本発明によれば、現在可能であるよりも広い光の強度のダイナミック・レンジにわたって、受ける光の検出可能にするアクティブ・ピクセル・センサが得られる。アクティブ・ピクセル・センサが受ける光の強度が、アクティブ・ピクセル・センサの応答を飽和させるのに十分に強い可能性のある場合、ゲート・コンデンサは、アクティブ・ピクセル・センサ内においてフォトダイオードと並列に接続される。アクティブ・ピクセル・センサは、低レベルの受光強度において、高レベルの感度を維持する。アクティブ・ピクセル・センサは、低コストのCMOS製作プロセスに適合可能である。

【0012】本発明の第1の実施態様には、アクティブ・ピクセル・センサが含まれている。アクティブ・ピクセル・センサには、フォトダイオードが含まれている。フォトダイオードは、フォトダイオードが受ける光の強度の関数として電荷を伝導する。フォトダイオードには、フォトダイオードが伝導する電荷を集めて、フォトダイオード電圧を発生するダイオード・コンデンサが含まれている。フォトダイオードの電圧が、所定の電圧未満まで降下すると、スイッチ式コンデンサは、フォトダイオードと並列に接続される。スイッチ式コンデンサが接続されると、スイッチ式コンデンサのキャパシタンスが、ダイオード・キャパシタンスに加えられる。アクティブ・ピクセル・センサには、さらに、コントローラがフォトダイオード電圧のサンプリングを行えるようにする電子回路要素が含まれている。

【0013】本発明のもう1つの実施態様は、第1の実施態様と同様であるが、ゲート・コンデンサであるスイ

ッチ式コンデンサが含まれている。

【0014】本発明の他の態様及び利点については、本発明の原理を例示した添付の図面に関連して示された、下記の詳細な説明から明らかになるであろう。

【0015】

【発明の実施の形態】例示を目的とした図面に示すように、本発明はアクティブ・ピクセル・センサによって実現される。アクティブ・ピクセル・センサは、現在可能であるよりも広い光強度のダイナミック・レンジにわたって、受光強度の検出を可能にする。アクティブ・ピクセル・センサが受ける光の強度が、アクティブ・ピクセル・センサの応答を飽和させるのに十分に強い可能性がある場合、ゲート・コンデンサは、アクティブ・ピクセル・センサ内においてフォトダイオードと並列に接続される。さらに、アクティブ・ピクセル・センサが受ける光の強度が弱い場合、ゲート・コンデンサが、アクティブ・ピクセル・センサ内においてフォトダイオードと並列にスイッチされることはない。

【0016】図3には、アクティブ・ピクセル・センサのフォトダイオードD2と並列に接続されたゲート・コンデンサGCを含む本発明の実施態様が示されている。ゲート・コンデンサGCには、ゲート・コンデンサ・バイアスGCBが含まれている。ゲート・コンデンサGCは、信号ノードN1においてフォトダイオードD2の陰極に接続されている。アクティブ・ピクセル・センサには、リセット・トランジスタQ4、バイアス・トランジスタQ5、及び、選択トランジスタQ6が含まれている。アクティブ・ピクセル・センサには、さらに、電源電圧Vddが含まれている。

【0017】リセット・トランジスタQ4は、フォトダイオード・コンデンサC_{D2}に放電させることによって、フォトダイオードD1のリセットを可能にする。パルスでRST（リセット）ラインを高電位にして、RSTラインによるフォトダイオード・コンデンサC_{D2}からの放電を生じさせることによって、フォトダイオードD2の陰極が所定のリセット電圧になる。図3に示すアクティブ・ピクセル・センサに関する所定のリセット電圧は、RSTラインの電圧電位からリセット・トランジスタQ4のしきい値電圧を引いた値である。

【0018】SEL（選択）ラインにパルスを加え、バイアス・トランジスタQ5及び選択トランジスタQ6を導通させる電圧電位にすることによって、バイアス・トランジスタQ5及び選択トランジスタQ6は、コントローラが、特定のアクティブ・ピクセル・センサのフォトダイオード電圧の選択的サンプリングを行えるようにする。バイアス・トランジスタQ5及び選択トランジスタQ6が導通すると、フォトダイオード電圧は、PIXOUT出力に結合される。PIXOUT出力がサンプリング可能になる。

【0019】ゲート・コンデンサGCは、NチャネルF

ETのソース及びドレインをフォトダイオードD2の陰極に接続することによって形成される。ゲート・コンデンサGC内のFETが、電流を導通していない場合、ゲート・コンデンサGCが、信号ノードN1に接続されたインピーダンスに影響することはない。しかし、ゲート・コンデンサGC内のFETが電流を導通している場合、ゲート・コンデンサは、信号ノードN1に容量負荷を加える。ゲート・コンデンサ内のFETが導通している場合、ゲート・コンデンサのキャパシタンスは、フォト・ダイオードD2のキャパシタンス C_{D2} と並列に接続される。

【0020】ゲート・コンデンサGC内のFETは、ゲート・コンデンサ・バイアスGCBと信号ノードN1の間の電圧が、ゲート・コンデンサGC内のFETのしきい値を超える場合に、電流を導通する。一般に、ゲート・コンデンサGC内のFETのしきい値電圧は、ゲート・コンデンサGC内における有効チャネル長とFETの逆ゲート・バイアスによって決まる、0.8~1.2ボルトの範囲である。

【0021】フォトダイオードD2は、フォト・ダイオードD2の露光時に、電荷を伝導する。フォトダイオードD2によって伝導される電荷は、信号ノードN1に接続されたコンデンサに集まる。コンデンサに集められた電荷は、信号ノードN1に負電圧を発生する。フォトダイオードD2によって伝導される電荷量が増すほど、信号ノードN1における電圧電位の低下が大きくなる。フォトダイオードD2によって伝導される電荷量は、フォトダイオードD2が受ける光の強度によって決まる。

【0022】ゲート・コンデンサ・バイアスGCBは、一般に、固定電圧電位である。従って、フォトダイオードD2が受ける光の強度が十分に強くなると、ゲート・コンデンサGCがオンになる。ゲート・コンデンサGCがオンになると、フォトダイオードD2によって集められた電荷が、より大量のキャパシタンスに蓄積される。従って、信号ノードN1における電圧電位の低下が緩やかになる。

【0023】図4には、図3に示す実施態様の等価回路が示されている。ゲート・コンデンサGCは、等価ゲート・コンデンサ C_{cc} とスイッチSWによって表されている。スイッチSWは、信号ノードN1の電圧電位が所定の電圧電位より低くなると、接続される。所定の電圧電位は、ゲート・コンデンサ・バイアスGCBの電圧電位からゲート・コンデンサGC内のFETのしきい値電圧を引いた値である。信号ノードN1の電圧電位が所定の電圧電位を超える場合には、スイッチSWは接続されない。信号ノードN1の電圧電位は、フォトダイオードD2によって集められた電荷によって直接的に決まる。フォトダイオードD2によって集められる電荷は、フォトダイオードが受ける光の強度によって直接的に決まる。従って、従って、フォトダイオードD2が受ける光の強

度が十分に強い場合、スイッチSWが接続され、等価ゲート・コンデンサ C_{cc} が信号ノードN1に接続されることになる。

【0024】図5は、図3に示すアクティブ・ピクセル・センサのフォトダイオードD2の信号電圧に関するプロットである。信号電圧は、基準電圧からPIXOUT出力の電圧電位を引いた値と定義される。基準電圧は、信号ノードN1が所定のリセット電圧にリセットされる時の、PIXOUTの電圧電位と定義される。プロットには、ゲート・コンデンサ・バイアスGCBの2つの異なる値に関する信号電圧が示されている。曲線51は、第1のゲート・コンデンサ・バイアスGCBに関する信号電圧を示すものである。曲線53は、第2のゲート・コンデンサ・バイアスGCBに関する信号電圧を示すものである。ゲート・コンデンサ内のFETは、ゲート・コンデンサ・バイアスの2つの異なる値に関する信号電圧の異なる値でオンになる。従って、ゲート・コンデンサGCのキャパシタンスが信号ノードN1に接続される、2つの曲線51、53上のポイントは、異なっている。

【0025】両曲線51、53とも、ゲート・コンデンサGCが信号ノードN1に容量負荷をかけている場合、アクティブ・ピクセル・センサの感度が変化する。追加キャパシタンスは、アクティブ・ピクセル・センサが、信号ノードN1における電圧電位が受光強度の増大につれて線形に変化しない、非線形領域に入り込むのを阻止する。

【0026】図6には、図3に示すアクティブ・ピクセル・センサの実施例が示されている。アクティブ・ピクセル・センサは、P型基盤610上に形成される。アクティブ・ピクセル・センサには、いくつかのnドープ領域612、614、616、618が含まれている。アクティブ・ピクセル・センサには、いくつかのゲート酸化物領域622、624、626、628も含まれている。さらに、アクティブ・ピクセル・センサには、いくつかのポリシリコン領域630、632、634、636が含まれている。アクティブ・ピクセル・センサには、酸化物領域620も含まれている。金属領域640によって、nドープ領域612とポリシリコン領域634が接続される。

【0027】フォトダイオードD2は、nドープ領域612とP型基盤610によって形成される。ゲート・コンデンサGCは、ポリシリコン630、酸化物領域622、nドープ領域612、及び、P型基盤610によって形成される。リセット・トランジスタQ4は、ポリシリコン領域632、ゲート酸化物領域624、nドープ領域612、P型基盤610、及び、nドープ領域614によって形成される。バイアス・トランジスタQ5は、ポリシリコン領域634、ゲート酸化物領域626、nドープ領域614、P型基盤610、及び、nd

ープ領域616によって形成される。選択トランジスタQ6は、ポリシリコン領域636、ゲート酸化物領域628、nドープ領域616、P型基盤610、及び、nドープ領域618によって形成される。電界酸化物領域620、621によって分離が施される。金属領域640によって、nドープ領域612とポリシリコン領域634の間の電氣的相互接続が施される。

【0028】図7は、アクティブ・ピクセル・センサのフォトダイオードD2と並列に接続された2つ以上のゲート・コンデンサを含む本発明のもう1つの実施態様である。一般に、第1のゲート・コンデンサGC1の第1のゲート・コンデンサ・バイアスGCB1は、第2のゲート・コンデンサGC2の第2のゲート・コンデンサ・バイアスGCB2とは異なる。従って、各ゲート・コンデンサGC1、GC2は、信号ノードN1の異なる電圧電位に関して、信号ノードN1に容量負荷をかける。

【0029】図8には、図7に示す実施態様の等価回路が示されている。第1のゲート・コンデンサは、第1の等価ゲート・コンデンサC_{GC1}と第1のスイッチSW1によって表されている。第2のゲート・コンデンサは、第2の等価ゲート・コンデンサC_{GC2}と第2のスイッチSW2によって表されている。

【0030】図9は、図7に示すアクティブ・ピクセル・センサのフォトダイオードD2の信号電圧に関するプロットである。信号電圧は、基準電圧からPIXOUT出力の電圧電位を引いた値と定義される。基準電圧は、信号ノードN1が所定のリセット電圧にリセットされる時の、PIXOUTの電圧電位と定義される。プロットには、第1の折れ点91及び第2の折れ点93が含まれている。折れ点は、第1のゲート・コンデンサGC1内のFET及び第2のゲート・コンデンサGC2内のFETが、信号ノードN1における電圧電位の低下のために導通を開始するプロット上のポイントを表している。

【0031】以上、本発明の実施例について詳述したが、以下、本発明の各実施態様の例を示す。

【0032】(実施態様1) 以下(a)から(c)を含むことを特徴とする、アクティブ・ピクセル・センサ、(a)フォトダイオード(D2)であって、前記フォトダイオード(D2)は、受ける光の強度の関数として電荷を伝導し、フォトダイオード電圧を発生する前記フォトダイオード(D2)によって伝導した電荷を集めるダイオード容量を備え、(b)フォトダイオード電圧が所定の電圧電位未満まで降下すると、フォトダイオード(D2)に並列に接続されるスイッチ式コンデンサであって、前記スイッチ式コンデンサの容量は、前記スイッチ式コンデンサが接続されると、前記ダイオード・キャパシタンスに加えられ、(c)前記フォトダイオード電圧のサンプリング手段。

【0033】(実施態様2) 前記スイッチ式コンデンサに、ゲート・コンデンサ(GC)が含まれることを特

徴とする、実施態様1に記載のアクティブ・ピクセル・センサ。

【0034】(実施態様3) 前記スイッチ式コンデンサ(GC)に、並列に接続された複数のゲート・コンデンサ(GC1、GC2)が含まれることを特徴とする、実施態様2に記載のアクティブ・ピクセル・センサ。

【0035】(実施態様4) 前記ゲート・コンデンサ(GC)に、ソース及びドレインが前記フォトダイオード(D2)の陰極に接続されたFETが含まれることを特徴とする、実施態様2に記載のアクティブ・ピクセル・センサ。

【0036】(実施態様5) 前記ゲート・コンデンサ(GC)内のFETのゲート電圧を選択することによって、所定の電圧電位が選択されることを特徴とする、実施態様4に記載のアクティブ・ピクセル・センサ。

【0037】(実施態様6) 前記各ゲート・コンデンサ(GC1、GC2)に、ソース及びドレインが前記フォトダイオード(D2)の陰極に接続されたFETが含まれていることを特徴とする、実施態様3に記載のアクティブ・ピクセル・センサ。

【0038】(実施態様7) 前記各ゲート・コンデンサ(GC1、GC2)内のFETのゲート電圧を選択することによって、複数の所定の電圧電位が選択されることを特徴とする、実施態様6に記載のアクティブ・ピクセル・センサ。

【0039】(実施態様8) 前記ゲート電圧が可変的に調整可能であり、これによって、所定の電圧電位が可変的に調整されることを特徴とする、実施態様5に記載のアクティブ・ピクセル・センサ。

【0040】(実施態様9) 前記フォトダイオード電圧の前記サンプリング手段に、バイアス・トランジスタ(Q5)と選択トランジスタ(Q6)が含まれることを特徴とする、実施態様5に記載のアクティブ・ピクセル・センサ。

【0041】本発明の特定の実施態様に関して説明し、例示してきたが、本発明は、このように説明し、例示してきた部分の特定の形態または構成に制限することはない。本発明は、請求項による制限しか受けない。

【図面の簡単な説明】

【図1】先行技術によるアクティブ・ピクセル・センサを示す図である。

【図2】図1に示すアクティブ・ピクセル・センサのフォトダイオードの信号電圧に関するプロット図である。

【図3】アクティブ・ピクセル・センサのフォトダイオードと並列に接続されたゲート・コンデンサを含む本発明の実施態様を示す図である。

【図4】図3に示す実施態様の等価回路を示す図である。

【図5】図3に示すアクティブ・ピクセル・センサのフォトダイオードの信号電圧に関するプロット図である。

【図6】図3に示すアクティブ・ピクセル・センサの実施例を示す図である。

【図7】アクティブ・ピクセル・センサのフォトダイオードに並列に接続された2つ以上のゲート・コンデンサを含む本発明のもう1つの実施態様の図である。

【図8】図7に示す実施態様の等価回路を示す図である。

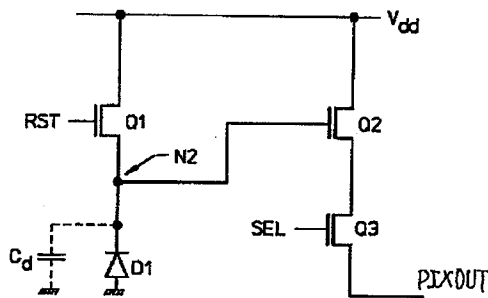
【図9】図7に示すアクティブ・ピクセル・センサのフォトダイオードの信号電圧に関するプロット図である。

【符号の説明】

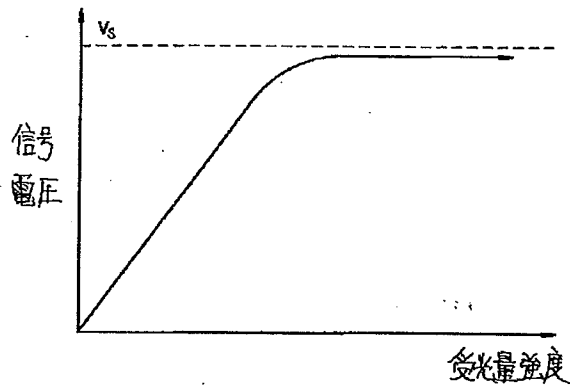
C_{D2} : フォトダイオード・コンデンサ
C_{GC} : 等価ゲート・コンデンサ
C_{GC1} : 第1の等価ゲート・コンデンサ
C_{GC2} : 第2の等価ゲート・コンデンサ
D1、D2 : フォトダイオード
GC : ゲート・コンデンサ
GC1 : 第1のゲート・コンデンサ

GC2 : 第2のゲート・コンデンサ
GCB : ゲート・コンデンサ・バイアス
GCB1 : 第1のゲート・コンデンサ・バイアス
GCB2 : 第2のゲート・コンデンサ・バイアス
N1 : 信号ノード
Q4 : リセット・トランジスタ
Q5 : バイアス・トランジスタ
Q6 : 選択トランジスタ
SW : スイッチ
SW1 : 第1のスイッチ
SW2 : 第2のスイッチ
610 : P型基板
612、614、616、618 : nドープ領域
620 : 酸化物領域
622、624、626、628 : ゲート酸化物領域
630、632、634、636 : ポリシリコン領域
640 : 金属領域

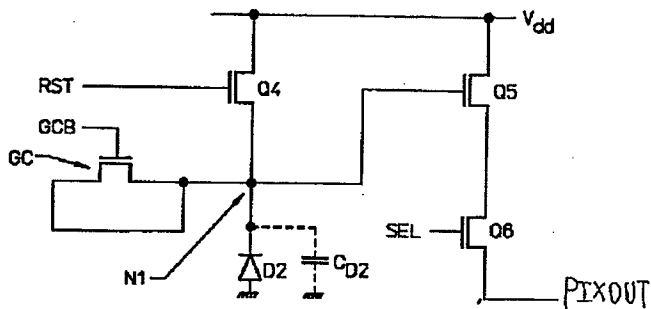
【図1】



【図2】



【図3】



【図9】

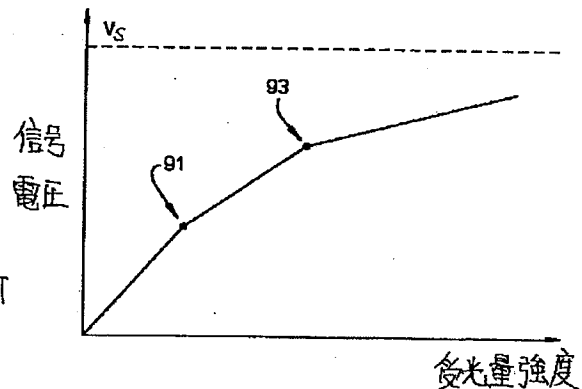
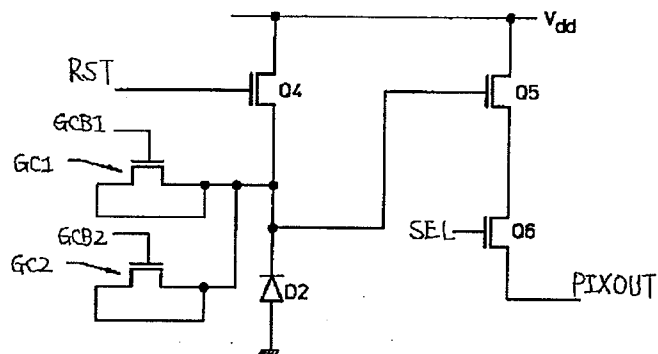
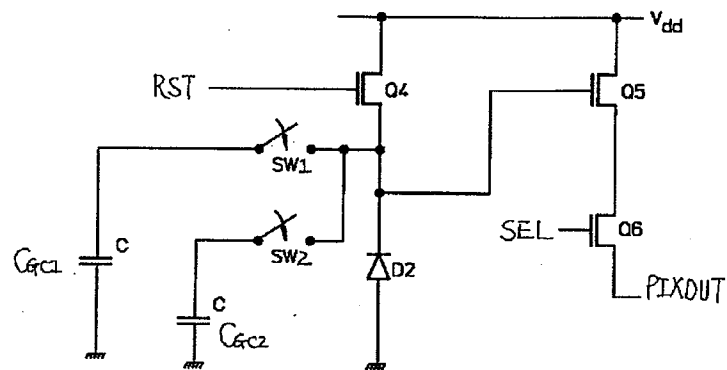


Figure 1 is a cross-sectional view of a semiconductor device. The device is formed on a P-type substrate 610. A gate stack 600 is formed on the substrate, consisting of a gate oxide 620 and a gate electrode 630. A gate contact 622 is formed in the gate oxide. A channel region 612 is formed in the substrate under the gate electrode. A source region 624 is formed in the substrate, and a drain region 626 is formed in the substrate. A source contact 632 is formed in the source region, and a drain contact 634 is formed in the drain region. A select gate 636 is formed in the substrate, and a select contact 638 is formed in the select gate. A pixel output contact 621 is formed in the substrate. Light 640 is incident on the device.

【図7】



【図8】



フロントページの続き

(72)発明者 エリック・ワイ・チョウ
アメリカ合衆国カリフォルニア州フレモン
ト レスリー・ストリート 39639 ナン
バー189

(72)発明者 キット・エム・チャム
アメリカ合衆国カリフォルニア州クパティ
ーノ マウント・クレスト・ドライブ
11206